Architecture des Ordinateurs

Partie II: Microprocesseur

2. Instructions machines (suite)

David Simplot simplot@fil.univ-lille1.fr





Objectifs

- Voir les instructions élémentaires du microprocesseur
- Comment on les réalise à l'intérieur du μP...
- Quatre phases du μP
- Trois types d'instructions
 - De rangement
 - De calcul
 - De branchement



D. SIMPLOT - Architecture des Ordinateurs

Au sommaire...

- □ Instructions (suite)
- Sous-routines
- INT/DMA
- Microprogrammation

D. SIMPLOT - Architecture des Ordinateurs

Instructions (6/14) Exemple d'exécution (suite) PC INSTRUCTIONS (6/14) ALU Commod ALU Commod D. SIMPLOT - Architecture des Ordinateurs 4

Instructions (7/14) Exemple d'exécution (suite)

- Phase 1 Lire l'instruction
 - PC vaut 1515
 - Mettre PC dans MAR et donner l'ordre de lecture
 - PCout LDMAR
 - Read WaitMemory
 - Placer la valeur de MDR dans IR pour que l'instruction soit décodée
 - MDRout LDIR
 - Pb. Lors de la phase 3, on va avoir besoin de récupérer les paramètres qui sont à PC+1
 - \rightarrow on anticipe

D. SIMPLOT - Architecture des Ordinateurs

Instructions (8/14) Exemple d'exécution (suite)

- Phase 1 (suite)
 - On profite du fait que la lecture en mémoire est lente pour incrémenter PC
 - Dès que l'on est en phase 3, PC pointe vers le premier argument
 - Nb. S'il n'y a pas d'arguments, PC pointe vers l'instruction suivante.
 - % « code » réel de la phase 1 :
 - PCout LDMAR LDX
 - Read INCX LDY
 - Yout LDPC WaitMemory
 - MDRout LDIR

D. SIMPLOT - Architecture des Ordinateurs

Instructions (9/14) Exemple d'exécution (suite)

- Phase 2 décodage de l'instruction
 - ne Pris en charge par l'UC (unité de contrôle)
- Phase 3 exécution
 - Deux sous-phases :
 - · 3.1 Récupérer les arguments éventuellement
 - 3.2 Exécution
 - 3.1 lecture argument + incrémentation PC
 - PCout = LDMAR = LDX
 - · Read INCX LDY
 - · Yout LDPC WaitMemory

D. SIMPLOT - Architecture des Ordinateurs

Instructions (10/14) Exemple d'exécution (suite)

- Phase 3 (suite)
 - → 3.1 lecture argument + incrémentation PC
 - PCout LDMAR LDX
 - Read INCX LDY
 - Yout LDPC WaitMemory
 - 3.2 exécuter l'instruction (ici MOV R1,4)
 - R1out LDX
 - MDRout ADD LDY
 - Yout LDR1
- Phase 4 (préparer l'instruction suivante)
 - A Rien pour l'instant ©

D. SIMPLOT - Architecture des Ordinateurs

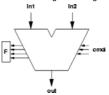
Instructions (11/14) Instructions de branchement

- Trois types de branchement
 - Branchements simples
 - Branchements conditionnels
 - Branchements sous-routines
- Deux types de références
 - Absolu ou relatif
 - En relatif, on ne donne pas une adresse mais un déplacement...
- Branchements simples :
 - 4 JMP 1789 ou JP 1789
 - C'est équivalent à un MOV dans PC

D. SIMPLOT - Architecture des Ordinateurs

Instructions (12/14) Instructions de branchement (suite)

- Branchement conditionnels
 - Sur quoi porte la conditon ?
 - Lorsque l'on fait une opération arithmétique et logique, l'ALU positionne un registre de flags!



D. SIMPLOT - Architecture des Ordinateurs 10

Instructions (13/14) Instructions de branchement (suite)

- Chaque bit du registre F est un « flag »
 - ⊕ Ex :
 - Z le résultat est zéro
 - N le résultat est négatif
 - V l'opération a engendré un dépassement de capacité
 - Etc.
- La condition de saut porte sur les flags
 - JZ 1789
 - · Saute à l'adresse 1789 si Z est postionné



D. SIMPLOT - Architecture des Ordinateurs

Exemple 1

■ En C :
 if (cpt == 10)
 cpt = 0;

else cpt++;

La variable cpt est soit en mémoire soit dans un registre (ici on suppose que c'est dans R3).

1515: CMP R3, 0A

1517: JNZ 1525 ; partie else

1520: MOV R3, 0

1522: JMP 1526 ; suite du programme

1525: INC R3 4

D. SIMPLOT - Architecture des Ordinateurs

12

Exemple 2 ■ En C : for (i=0 ; i<15 ; i++) a[i] = a[i] + i;i est dans le registre R1, a est un tableau de bytes dont l'adresse de début est dans R2 1515: MOV R1. 00 ; initialisation boucle 1517: MOV R3, R2 1518: CMP R1. 0F : début boucle 1520: JGE 1530 1523: MOV R4, [R3] 1524: ADD R4, R1 ; a[i] = a[i] + i1525: INC R1 1526: INC R3 1527: JMP 1518 1530: ... D. SIMPLOT - Architecture des Ordinateurs

```
Instructions (14/14)
Modes d'adressage

■ Valeur immédiate

♣ MOV R1, 3E

■ Valeur d'un registre

♣ MOV R1, R2

■ Adressage direct

♣ MOV R1,[1515]

■ Adressage indirect

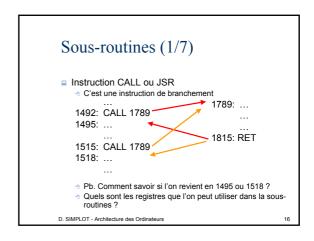
♣ MOV R1,[R2]

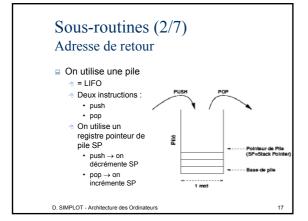
■ Adressage indexé

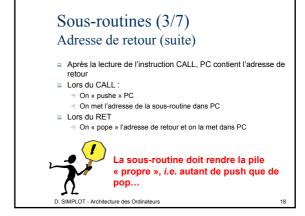
♣ MOV R1,[1515+R2]

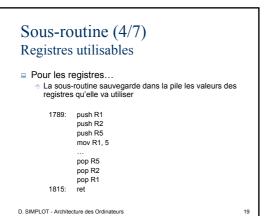
D. SIMPLOT- Architecture des Ordinateurs
```

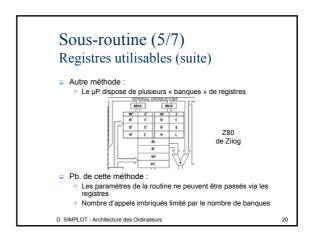
Au sommaire... Instructions Sous-routines INT/DMA Microprogrammation

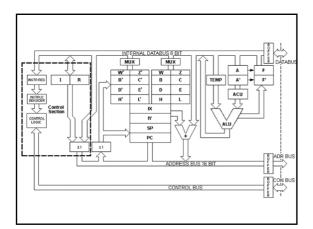


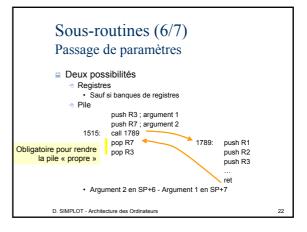


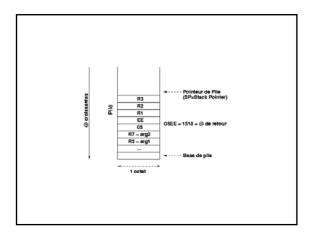












Sous-routines (7/7) Passage de paramètres (suite) Inconvénients des deux techniques Par registres: Nombre de paramètres limité Par pille: Coûteux pour de petites fonctions → technique de compilation in-lining